

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平 10-289976

(43) 公開日 平成10年(1998)10月27日

(51) Int. Cl.<sup>6</sup>

H01L 23/538

識別記号

FI

H01L 23/52

A

審査請求 未請求 請求項の数 21

FD

(全7頁)

(21) 出願番号 特願平10-114190

(22) 出願日 平成10年(1998)4月9日

(31) 優先権主張番号 08/838536

(32) 優先日 1997年4月9日

(33) 優先権主張国 米国 (US)

(71) 出願人 596077259

ルーセント テクノロジーズ インコーポ  
レイテッド

Lucent Technologies  
Inc.

アメリカ合衆国 07974 ニュージャージ  
ー、マレーヒル、マウンテン アベニュー  
600-700.

(72) 発明者 タッデウス ジョン ガバラ

アメリカ合衆国, 07974 ニュージャージ  
ー, マーレイ ヒル, パーリントン ロー  
ド 62

(74) 代理人 弁理士 三俣 弘文

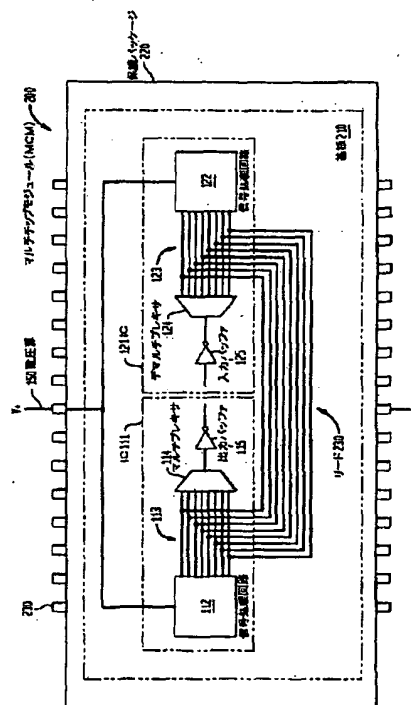
最終頁に続く

(54) 【発明の名称】 マルチチップモジュール

(57) 【要約】

【課題】 従来の IC の能力を MCM において用いた場  
合に増強できるような技術を提供する。

【解決手段】 本 MCM は、(1) 別々の IC チップを  
上に支持する基板と、(2) 前記基板上に取り付けられ  
た第 1 及び第 2 の IC チップであって、第 1 の IC チッ  
プは、少なくとも 1 つの信号導体によりお互いつなが  
った第 1 及び第 2 の回路部分を有するものと、(3) 前記  
第 1 の IC チップの少なくとも 1 つの信号導体を前記第  
2 の IC チップへ直接つなぐ相互接続手段であって、前  
記第 1 の IC チップの前記第 2 の回路部分をバイパスす  
るものとを有する。



## 【特許請求の範囲】

【請求項1】 (A) 複数の別々のICチップを上支持する基板と、

(B) 前記基板上に取り付けられた別々の第1及び第2のICチップと、

前記第1のICチップは、少なくとも1つの信号導体によりお互いつながった第1及び第2の回路部分を有し、

(C) 前記第1のICチップの前記少なくとも1つの信号導体を前記第2のICチップに直接つなぐ相互接続手段とを有することを特徴とするマルチチップモジュール。

【請求項2】 前記第2のICチップは、少なくとも1つの信号導体によりお互いつながった第1及び第2の回路部分を有し、

前記相互接続手段は、前記第1のICチップの前記少なくとも1つの信号導体を前記第2のICチップの前記少なくとも1つの信号導体へと直接つなぐことを特徴とする請求項1のマルチチップモジュール。

【請求項3】 前記第1のICチップの前記第2の回路部分は、この部分の電力消費をなくすために電源とつながっていないことを特徴とする請求項1のマルチチップモジュール。

【請求項4】 前記第2のICチップの前記第1の回路部分は、この部分の電力消費をなくすために電源とつながっていないことを特徴とする請求項2のマルチチップモジュール。

【請求項5】 前記第1及び第2のICチップのそれぞれの前記第1の回路部分は、前記第1及び第2のICチップのそれぞれの前記第2の回路部分にクロック信号を与えるクロックドライバを有し、

前記相互接続手段は、前記第2のICチップの前記クロックドライバをバイパスして、これにより、前記第2のICチップの前記第2の回路部分は、前記第1のICチップの前記クロックドライバから前記クロック信号を受信することを特徴とする請求項2のマルチチップモジュール。

【請求項6】 前記第1のICチップの前記少なくとも1つの信号導体は、複数の導体バスを有し、

前記第1のICチップの前記第2回路部分は、マルチプレクス回路及び出力バッファを有し、

前記相互接続手段は、前記マルチプレクス回路と、及び前記第1のICチップの前記出力バッファとをバイパスさせることを特徴とする請求項1のマルチチップモジュール。

【請求項7】 前記第2のICチップの前記少なくとも1つの信号導体は、複数の導体バスを有し、

前記第1のICチップの前記第2回路部分は、マルチプレクス回路及び出力バッファを有し、

前記相互接続手段は、前記マルチプレクス回路と、及び前記第1のICチップの前記出力バッファとをバイパス

させることを特徴とする請求項1のマルチチップモジュール。

【請求項8】 マルチチップモジュールを動作させる方法であって、

(A) 基板上に取り付けられた別々の第1及び第2のICチップの間で信号を処理するステップと、

前記第1のICチップは、少なくとも1つの信号導体によりお互いつながれた第1及び第2の回路部分を有し、

(B) 前記第1のICチップの前記少なくとも1つの信号導体を前記第2のICチップへと直接つなぐ相互接続手段を介して前記信号を通信するステップとを有することを特徴とする方法。

【請求項9】 前記第2のICチップは、少なくとも1つの信号導体によりお互いつながれた第1及び第2の回路部分を有し、

前記相互接続手段は、前記第1のICチップの前記少なくとも1つの信号導体を前記第2のICチップの前記少なくとも1つの信号導体へと直接つなぐことを特徴とする請求項8の方法。

【請求項10】 前記第1のICチップの前記第2の回路部分は、パワー消費を減らすために電源とはつながっていないことを特徴とする請求項8の方法。

【請求項11】 前記第2のICチップの前記第1の回路部分は、パワー消費を減らすために電源とはつながっていないことを特徴とする請求項9の方法。

【請求項12】 前記第1及び第2のICチップの前記第1の回路部分は、前記第1及び第2のICチップのそれぞれの前記第2の回路部分へクロック信号を供給するクロックドライバ回路を有し、

前記相互接続手段は、前記第2のICチップのクロックドライバをバイパスし、これにより、前記第2のICチップの前記第2の回路部分は、前記第1のICチップの前記クロックドライバから前記クロック信号を受信することを特徴とする請求項9の方法。

【請求項13】 前記第1のICチップの前記少なくとも1つの信号導体は、複数の導体バスからなり、前記第1のICチップの前記第2の回路部分は、マルチプレクス回路及び出力バッファを有し、これにより、前記相互接続手段は、前記第1のICチップの前記マルチプレクス回路及び前記出力バッファをバイパスすることを特徴とする請求項8の方法。

【請求項14】 前記第2のICチップの前記少なくとも1つの信号導体は、複数の導体バスからなり、前記第2のICチップの前記第1の回路部分は、入力バッファ及びデマルチプレクス回路を有し、これにより、前記相互接続手段は、前記第2のICチップの前記入力バッファ及び前記デマルチプレクス回路をバイパスすることを特徴とする請求項9の方法。

【請求項15】 マルチチップモジュールを製造する方法であって、

(A) 複数の別々のICチップを上支持する基板を用意するステップと、

(B) 前記基板上に別々の第1及び第2のICチップを取り付けるステップと、

前記第1のICチップは、少なくとも1つの信号導体によりお互いつながった第1及び第2の回路部分を有し、

(C) 前記第1のICチップの前記少なくとも1つの信号導体を前記第2のICチップに相互接続手段により直接つなぐステップとを有することを特徴とする方法。

【請求項16】 前記第2のICチップは、少なくとも1つの信号導体によりお互いつながった第1及び第2の回路部分を有し、

前記相互接続手段は、前記第1のICチップの前記少なくとも1つの信号導体を前記第2のICチップの前記少なくとも1つの信号導体へと直接つなぐことを特徴とする請求項15の方法。

【請求項17】 前記第1のICチップの前記第2の回路部をこの部分の電力消費をなくすために電源から切り離すステップを更に有することを特徴とする請求項15の方法。

【請求項18】 前記第2のICチップの前記第1の回路部分をこの部分の電力消費をなくすために電源から切り離すステップを更に有することを特徴とする請求項16の方法。

【請求項19】 前記第1及び第2のICチップのそれぞれの前記第1の回路部分は、前記第1及び第2のICチップのそれぞれの前記第2の回路部分にクロック信号を与えるクロックドライバを有し、

前記相互接続手段は、前記第2のICチップの前記クロックドライバをバイパスして、これにより、前記第2のICチップの前記第2の回路部分は、前記第1のICチップの前記クロックドライバから前記クロック信号を受信することを特徴とする請求項16の方法。

【請求項20】 前記第1のICチップの前記少なくとも1つの信号導体は、複数の導体バスを有し、

前記第1のICチップの前記第2回路部分は、マルチプレクス回路及び出力バッファを有し、

前記相互接続手段は、前記マルチプレクス回路と、及び前記第1のICチップの前記出力バッファとをバイパスさせることを特徴とする請求項15の方法。

【請求項21】 前記第2のICチップの前記少なくとも1つの信号導体は、複数の導体バスを有し、

前記第1のICチップの前記第2回路部分は、マルチプレクス回路及び出力バッファを有し、

前記相互接続手段は、前記マルチプレクス回路と、及び前記第1のICチップの前記出力バッファとをバイパスさせることを特徴とする請求項16の方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、集積回路(IC)

に関し、特に、マルチチップモジュール(MCM)におけるICチップの間に相互接続をする回路及び方法に関する。

【0002】

【従来の技術】 ICは、通常3cmよりも小さいシリコン等でできた小さなチップである。このシリコン上には、トランジスタや相互接続がパターンニングされ、現代の電子システムを動作させる(演算、増幅等)。IC製造における多くの進展は、各チップ上に製造される多数のトランジスタを劇的に増やし、能力を増やすことができ、ICの大きさを小さくしてICを用いるデバイスの大きさをも小さくできた。典型的なICの実際の大きさが従来のICパッケージの大きさよりもかなり小さいので、電子デバイスの大きさを相当に減らすことのできるICパッケージング設計が探されている。また、ICが高速、パワフルになっているので、デバイスパッケージングがシステム速度を制限する主要な要素となっている。

【0003】 従来のICパッケージには、以下のような共通の基本要素を有する。即ち、IC、リードフレーム、ワイヤ結合、カプセルである。リードフレームは、ICチップとリードフレームの両方に結合した非常に細いワイヤを用いてICに接続する。カプセル(モルディング)は通常、プラスチック製で、IC、ワイヤ結合、リードフレームの一部を包むパッケージを形成して、ICを周辺環境から保護する。電子システムは通常、複数のパッケージ化ICデバイスから構成し、これらは、リードフレームの一部を形成しICパッケージからのびるリードによりプリント回路ボード(PCB)へ電気的及び物理的につながっている。このPCBは、複数のICを相互接続する金属トレースを有する。パッケージングの比較的新しいアプローチとして、パッケージに複数のICを配置する方法がある。この複数のICのパッケージは、マルチチップモジュール(MCM)、またハイブリッドパッケージと呼ばれている。

【0004】 MCMパッケージは従来のシングルチップパッケージ設計と類似しているが、個々のチップどうしを相互接続する金属バスが上に形成された共通の基板上に従来のチップを取り付けることにより複数のICをハウジングしている。従来のリードフレームは、非常に細いワイヤを用いて基板上の端子へと接続し、基板とリードフレームはカプセルに包み、保護パッケージを形成する。

【0005】 電子システムの現在の目標は、小さく、軽く、高速で、携帯性のあるシステム(例えば、移動体電話、ページャー、ノートブックパソコン)を提供することに向かっている。MCMの開発は、多くのコンポーネントのパッケージングの段階を減らし、単一のモジュールに複数のアナログ及びディジタル技術を統合することを容易にし、電磁干渉(EMI)問題を減らし、チップ

当たりの入出力能力を増やすことによって上記目標を更に進めるために重要な役割を担っている。また、MCM内のチップ間ワイヤリングは、PCBワイヤリングと比べて低コストで速く、デバイスに必要なボードエリアを減らすことができる。

【0006】 場合によっては、従来のシングルチップパッケージのICの能力は、パッケージの大きさを減らすために抑えられ、これはパッケージリードの数を減らすことを要する。例えば、ICは複数の導体（パラレル）バスを用いてデータを内部で処理するが、データをシリアル化し、他のICと1つのリードを介して通信できるようにする。しかし、MCMでは、個々のICに対応するリードはない。即ち、ICは、リードフレームにつながる共通の基板上に形成された非常に小さな金属バスを介して内部でつながっている。従って、MCMの主な利点は多くのICを1つのパッケージ内に統合できることであるが、従来のシングルチップパッケージのために設計されたICを用いるのではなく、MCMに専用設計されたICを設計する必要があるれば、この利点は発揮できない。

#### 【0007】

【発明が解決しようとする課題】 このように、本発明は、従来のICをMCMにおいて用いる回路及び方法を提供することを目的とする。また、従来のICの能力をMCMにおいて用いた場合に増強できるような従来のICをMCMに統合するような技術をも提供することを目的とする。

#### 【0008】

【課題を解決するための手段】 上述のような問題を解決するため、本発明は、MCM及びその動作、製造方法を提供する。本MCMは、（1）別々のICチップを上支持する基板と、（2）前記基板上に取り付けられた第1及び第2のICチップであって、第1のICチップは、少なくとも1つの信号導体によりお互いつながった第1及び第2の回路部分を有するものと、（3）前記第1のICチップの少なくとも1つの信号導体を前記第2のICチップへ直接つなぐ相互接続手段であって、前記第1のICチップの前記第2の回路部分をバイパスするものとを有する。

【0009】 このように本発明は、ICを分離してパッケージ化した場合に用いられる従来のボンディングパッドを用いてではなく、MCMにおけるあるICから別のICへと信号導体を直接つなぐ相互接続手段を設けることによって、MCMにおいて用いるときに現存するICチップに関連する回路部分をバイパスする。IC内において信号導体を直接つなぐことによって、ICの回路部分は選択的にバイパスされることができ、このことは、MCMの全体の信号処理速度及び／又は効率を増やすことができる。

【0010】 一態様において、相互接続手段は、1つの

ICの少なくとも1つの信号導体を第2のICの従来のボンディングパッドへと直接つなぐ。別の態様では、この第2のICチップは、少なくとも1つの信号導体によりお互いつながった第1及び第2の回路部分を有し、相互接続手段は、第1のICチップの少なくとも1つの信号導体を第2のICチップの少なくとも1つの信号導体へと直接つなぎ、これにより、第1及び第2のICチップの両方の従来のボンディングパッドを完全にバイパスするようにする。実際に、これらICの内部の信号導体は、MCMをその範囲とするIC間バスを形成するよう

にお互い直接つながれる。この方法により、旧来、そして現存するICチップは、MCMの他に従来のシングルICパッケージ内において変更をせずに適切に利用できる。

【0011】 一態様において、バイパスされるICの1つ又は両方は、電源から切り離される（つながっていない）。必要ではないが、1又は複数の回路部分へのパワーを与えないようにすればMCM全体のパワー消費を減らすことができる。

20 【0012】 一態様において、各ICチップの第1の回路部分は、各ICチップの第2の回路部分へクロック信号を供給するクロックドライバ回路であり、相互接続手段は、ICチップの1つのクロックドライバをバイパスし、これにより、そのICチップの第2の回路部分は、他のICチップのクロックドライバからクロック信号を受信する。MCM内で単一のクロック源によって複数のICチップを動作させることは、ICの間の伝送が正確にする貢献する。

30 【0013】 後に詳細に述べる一態様において、第1のICチップは、複数の導体バスと、及びマルチプレクス回路と出力バッファを有する回路部分とを含み、相互接続手段は、複数の導体バスへと直接つなぐれ、これにより、第1のICチップのマルチプレクス回路及び出力バッファをバイパスする。

40 【0014】 関連する態様では、第2のICチップは、複数の導体バスと、及び入力バッファとデマルチプレクス回路を有する回路部分を含み、相互接続手段は、複数の導体バスへと直接つなぐれ、これにより、第2のICチップの入力バッファ及びデマルチプレクス回路をバイパスする。これらを組み合わせると、この態様は、2つのICが別々にパッケージ化された場合に、ICの間のデータ通信をシリアル化するのに必要な回路をバイパスする手段を提供する。相互接続手段は、MCMを範囲とするIC間の複数の導体バスを提供し、これにより、MCMにおいて用いられた場合の別々のICの間のデータの伝送効率が向上する。

#### 【0015】

【発明の実施の形態】 最初に図1には、プリント回路ボード（PCB）100上に従来技術によりパッケージングした集積回路（IC）110、120の相互接続の例

を示す。図示した従来技術のパッケージ化IC110、120は、複数のリード130を有するリードフレームにつながれたIC111、121を有している。これらは保護パッケージ140により包まれている。リードフレームをIC上のボンディングパッド（図示せず）につなぐ技術は公知である。

【0016】IC111、121は、信号処理回路112、122（第1回路部分）をそれぞれ有し、これらはアナログ又はデジタル、あるいはこれらの混成でもよい。ICの間にデータを共有するために、IC111、121は複数の導体のICバス113、123をそれぞれ更に有する。電気回路の間をデータを共有するために複数の導体（並列）のバスを利用することは公知である。リードフレーム上のリードの数を減らし、パッケージ化IC110、120の全体のパッケージサイズを減らすため、IC111、121は、ICバス113、123につながれたシリアル入出力ポート（第2回路部分）を更に有する。

【0017】IC111のシリアルポートは、出力ポートとして図示してあり、マルチプレキサ114及び出力バッファ115を有する。IC121のシリアルポートは、IC121のシリアルポートは、入力ポートとして図示してあり、入力バッファ125及びデマルチプレキサ124を有する。IC111の出力バッファ115は、ボンディングパッド（図示せず）を介してパッケージ化IC120のリード130-7へとつながっている。リード130-6、130-7は、100上の金属バス101により相互接続する。これにより、データがIC111からIC121へと通信できる。IC111とIC121の間を送信されるデータの平行/シリアル変換のおかげで、データ伝送の効率に損失が発生してしまう。しかし、この伝送効率の損失は、データ入出力のために各IC上で単一のリード（例、リード130-6、130-7）を用いることによって減少したパッケージサイズと妥協して許容できるようにしばしば考慮される。

【0018】リード130-1、130-2へ電圧源150をつなぎ、接地をリード130-3、130-4へつなぐことによってパッケージ化IC110、120へ電力パワーを供給する。パッケージ化IC110、120の内部では、IC111上のパワーバス116により電力パワーが信号処理回路112、マルチプレキサ114、出力バッファ115へとつながっていて、IC121上のパワーバス126により信号処理回路122、入力バッファ125、デマルチプレキサ124へとつながっている。

【0019】図2には、本発明に従うIC111、121を有するマルチチップモジュール（MCM）200を示してある。MCM200は、基板上に取り付けられたIC111、121のような複数の別々のICチップを

支持する基板210を有する。基板210の上には金属バスが形成されていて、金属バスは個々のICどうしを相互接続する。非常に細いワイヤを用いて基板210上のボンディングパッド（図示せず）に従来技術のリードフレーム（図示せず）が接続されていて、そして、基板210及びリードフレームは、カプセルにより包まれ、複数のリード230がのびている保護パッケージ220を形成する。

【0020】本発明は、IC111、121をMCM200へ統合する回路及び方法であって、これらICの間のデータ通信の効率が改善され、総パワー消費が減るようなものを提供する。IC111、121は共通の基板210上へと統合されるが、図1に示したように、ICバス113、123に関連するデータをシリアル化する必要はない。即ち、MCM200の内部となる。IC111、121の間にはパッケージリードがないので、信号バスの数を減らすことに関わる必要はなくなる。このことは、IC111、121が基板210上の金属バスを介して直接つなぐことができるからである。

【0021】本発明により、MCM200は、IC111のICバス113をIC121のICバス123へとつなぐリード230（相互接続手段）を更に有する。これにより、マルチプレクス回路及びIC111、121のバッファをバイパスすることができ、対応する信号待ち時間を減らすことができる。一態様では、ICバス113は基板210上に形成した金属バスから部分的になり、ICバス123、IC121の個々のバス導体を基板210上に形成された対応する金属バスへとつなぐワイヤリードから部分的になる。代わりに、リード230は、ICバス113の個々のバス導体をICバス123の対応する個々のバス導体へと直接つなぐワイヤリードからのみなるようにしてもよい。IC内の回路を基板上に形成されたワイヤリードや金属バスへ電気的につなぐ多くの技術は公知である（例えば、フリップチップ接続、はんだバンプを用いる技術）。本発明は、特定の相互接続方法には限定されない。

【0022】このように、本発明は、複数の導体のICバスを直接範囲として複数の導体（平行）の相互接続バスを設けることにより、例えば、マルチプレクス回路（例、マルチプレキサ114やデマルチプレキサ124）とICチップ上の現存するシリアルポートに対応するバッファ（例、出力バッファ115や入力バッファ125）をバイパスする考えを導入した。マルチプレクス回路及びバッファに関連する信号遅延（ラテンシー）を防ぐことができ、これによりMCMの全体の信号処理速度を増やすことができる。しかし、本発明は、マルチプレクス及びバッファ回路をバイパスすることには限定されない。本発明は、MCMにおいて用いられ、ICのいかなる回路部分をバイパスすることにも適用され、これにより、複数の相互接続されたICの性能を向上させる

ことができる。例えば、MCMにおいて用いる1又は複数のICが各IC内の第2の回路部分へクロック信号を供給するクロックドライバ回路(第1回路部分)を有すれば、1つを除いた全てのICのクロックドライバをバイパスし、これにより、全てのICの第2の回路部分はICのうちのクロックドライバのものからクロック信号を受信する。単一のクロック源からのMCM内の複数のICチップの動作が、それらの間の信号の正確な伝送を保証することに貢献することは知られている。

【0023】図2に示した態様では、リード230は、IC111のICバス113とIC121のICバス123の数に等しい数の導体を有する。実際に、ICバスの導体は、MCMの範囲に渡る単一のIC間バスを形成するようにお互いつながっている。代わりに、本発明は、マルチプレクス回路及びバッファをバイパスさせながら、全てではないICバスの導体を直接つなぐ複数の導体の相互接続バスを想定する。

【0024】リード230の導体は、シールド又は非シールドのいずれでもよく、代わりに、相互接続手段は燃り対線を用いてもよい。リード230上のデータの伝送速度は従来技術のシリアルバスの伝送速度と比べて高速でなくてもよいので、導体をシールドすることが必要でない場合もある。しかし、アプリケーションによってはシールド導体の方がいい場合もある。このように、本発明は非シールド導体に限定されない。

【0025】好ましい実施例では、図2に示すように、IC111、121のマルチプレクス回路及びバッファは、電圧源150とはつながっていない。リード230がマルチプレクス回路及びバッファをバイパスするので、従来技術で必要とした回路は必要なくなり、従って、好ましくは、パワー消費をなくすためにパワーバス116、126から切断される。ICにおける回路や回

路の一部を不使用にする方法は公知である。必要ではないが、1又は複数のマルチプレクス回路及びバッファへの供給パワーをなくすと、MCM全体のパワー消費を減らすことができる。

【0026】

【発明の効果】以上述べたように、本発明により、従来のICの能力をMCMにおいて用いた場合に増強できるような技術を提供できた。

【図面の簡単な説明】

10 【図1】プリント回路ボード(PCB)上で別々にパッケージ化された集積回路(IC)の相互接続を示す図である。

【図2】本発明により別々のICの相互接続を含むマルチチップモジュール(MCM)の図である。

【符号の説明】

- 100 プリント回路ボード(PCB)
- 101 金属バス
- 110、120 従来技術のパッケージ化IC
- 111、121 IC
- 20 113、123 複数の導体のICバス
- 114 マルチプレキサ
- 115 出力バッファ
- 116、126 パワーバス
- 112、122 信号処理回路
- 124 デマルチプレキサ
- 125 入力バッファ
- 130、230 リード
- 140、220 保護パッケージ
- 150 電圧源
- 30 200 マルチチップモジュール(MCM)
- 210 基板

Figure 1 is a block diagram of a multi-plexer circuit. The circuit is mounted on a PCB 100 and includes two multi-plexers, 110 and 120, which are packaged in multi-chip packages 130-1 and 130-2 respectively. Multi-plexer 110 contains a signal processing circuit 112, a multiplexer 113, and an output buffer 114. Multi-plexer 120 contains a signal processing circuit 122, a multiplexer 123, and an input buffer 124. The circuit is connected to a power supply Vcc 150 and ground. A protection package 140 is also shown.

図2は、マルチチップモジュール(MCM)200のブロック図を示す。このモジュールは、基板210上に実装されている。モジュール内には、IC111とIC121の2つの集積回路が含まれている。IC111は、信号処理回路112、乗算器113、出力バッファ114、および出力バッファ115を備えている。IC121は、デモジュレタ121、入力バッファ124、および信号処理回路122を備えている。電源V<sub>1</sub>150は、モジュールに電力を供給する。また、リード230も示されている。このモジュールは、マルチチップモジュール(MCM)200として識別される。

(72)発明者 キング リエン タイ  
アメリカ合衆国, 07922 ニュージャージ  
ー, パークレイ ハイツ, ハイランド サ  
ークル 95